

Jacek TKACZ, Marian ADAMSKI

UNIwersytet Zielonogórski, Wydział Elektrotechniki, Informatyki i Telekomunikacji, Instytut Informatyki i Elektroniki, ul. Podgórna 50, 65-246, Zielona Góra

Kodowanie makrostanów rekonfigurowalnego sterownika matrycowego na podstawie struktury topologicznej interpretowanej sieci Petriego

Dr inż. Jacek TKACZ

Absolwent Uniwersytetu Zielonogórskiego. Od 2009 roku pracownik zatrudniony na stanowisku adiunkta w Zakładzie Inżynierii Komputerowej. Prowadzi badania nad symboliczną metodą dowodzenia twierdzeń i jej praktycznymi zastosowaniami w informatyce oraz elektronice. Interesuje się nowoczesnymi technologiami projektowania i wytwarzania aplikacji, w tym aplikacji mobilnych. W latach 1997-2005 zajmował się projektowaniem i rozwojem oprogramowania dla polskich bibliotek (PROLIB).



e-mail: J.Tkacz@iie.uz.zgora.pl

Prof. dr hab. inż. Marian ADAMSKI

Profesor zwyczajny. Dyrektor Instytutu Informatyki i Elektroniki Uniwersytetu Zielonogórskiego. Zainteresowania badawcze obejmują projektowanie systemów cyfrowych realizowanych w postaci mikrosystemów cyfrowych oraz formalnych metod programowania sterowników logicznych. Członek IEEE, IEE, ACM, Polskiego Towarzystwa Elektrotechniki Teoretycznej i Stosowanej oraz Polskiego Towarzystwa Informatycznego.



e-mail: M.Adamski@iie.uz.zgora.pl

Streszczenie

W artykule przedstawiono metodę kodowania stanów lokalnych i globalnych cyfrowego sterownika matrycowego, realizowanego z wykorzystaniem struktur FPGA. Funkcjonowanie sterownika z wejściami i wyjściami opisanymi sygnałami binarnymi jest przedstawione z wykorzystaniem interpretowanej, sterującej sieci Petriego. Struktura topologiczna sieci jest odwzorowana na specyfikację logiczną w języku sekwentów Gentzena. Relacja sekwencyjności między miejscami sieci uzyskiwana jest metodą wnioskowania komputerowego.

Słowa kluczowe: Przestrzeń stanów interpretowanej sieci Petriego, kodowanie stanów lokalnych i globalnych, hipergraf sekwencyjności, wnioskowanie formalne, sekwenty Gentzena.

State encoding of reconfigurable digital controllers from topological Petri net structure

Abstract

The paper presents the method of local and global states encoding for configurable logic controller, which is designed by means of Field Programmable Logic Arrays (FPGA). The desired behaviour of controller is specified as hierarchical control interpreted Petri net. The inputs and outputs of controller are described as sets of binary signals. Topological structure of the Petri net is directly mapped into symbolic specification written in Gentzen sequent logic language. Relationship among places of Petri net, such as concurrency and sequentiality is obtained by using symbolic deduction method and presented as hypergraphs.

Keywords: Interpreted Petri net state space, local and global state encoding, hypergraph, formal reasoning, Gentzen sequents, Petri net colouring

1. Wprowadzenie

W artykule przedstawiono oryginalną metodę kodowania stanów lokalnych cyfrowego sterownika matrycowego, realizowanego z wykorzystaniem struktur FPGA [1, 2]. Funkcjonowanie rekonfigurowalnego sterownika logicznego z wejściami i wyjściami binarnymi jest przedstawione z zastosowaniem interpretowanej, sterującej sieci Petriego [3, 4].

Modelem formalnym bezpośrednio skojarzonym z siecią jest współbieżny automat cyfrowy. Stanom lokalnym przypisano miejsca sieci Petriego, a jej stanom globalnym ich maksymalne

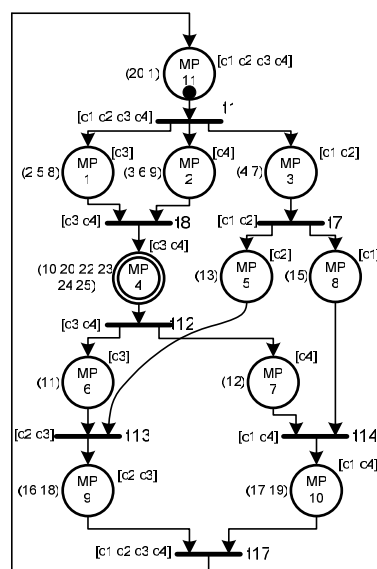
zbiory zgodne. Miejscom sieci przyporządkowano sygnały wyjściowe sterownika, a tranzjom sieci sygnały wejściowe sterownika. Struktura topologiczna sieci i jej interpretacja jako sieci sterującej jest odwzorowana na regułową specyfikację logiczną w języku sekwentów Gentzena [1, 3]. Preferowana jest postać sekwentów, w których formuły zdaniowe są zgodne pod względem semantycznym i syntaktycznym z wyrażeniami języka VHDL [5].

Relacje współbieżności lub niewspółbieżności (sekwencyjności) między miejscami sieci, które są uzyskiwane metodą wnioskowania komputerowego [2, 6, 7], mogą być przedstawiane, a następnie analizowane z wykorzystaniem hipergrafów [8, 9].

2. Analiza sieci Petriego metodą symboliczną

W celu wyznaczenia pokrycia sieci Petriego podsieciami sekwencyjnymi (SM-subnets) wykorzystano formalne wnioskowanie w logice zdaniowej Gentzena [8]. W rezultacie analizy przestrzeni stanów lokalnych i globalnych otrzymuje się podsieci automatowe, które następnie rozróżniane są kolorami. Przypisywane są one odpowiednio do markerów, miejsc, tranzycji, sygnałów wejściowych i sygnałów wyjściowych [1, 5].

W celu sprawdzenia żywotności sieci wyznaczane są syfony (blokady) [1, 6, 7, 10], które zawierają w sobie oznakowane pułapki. Zbiory syfonów, które są równocześnie pułapkami określają potencjalne podsieci automatowe, występujące w sieci Petriego. Każdą z podsieci wyróżnia się odrębnym kolorem, cechując jej miejsca i tranzycje. Pułapki, które nie są równe syfonom, wskazują ewentualne defekty w sieci. Jeśli wszystkie syfony nie zawierają w sobie pułapek, to sieć nie jest żywa.



Rys. 1. Makrosieć Petriego
Fig. 1. Petri macronet

Makrosieć dla interpretowanej sieci Petriego sterowania zamieszczono na rysunku 1 [5, 11]. Przykładowa sieć opisuje proces sterowania produkcją napojów mlecznych. Kolorowanie automatów sieci Petriego metodą symboliczną odbywa się bez konieczności budowania pełnego grafu znakowań osiągalnych.

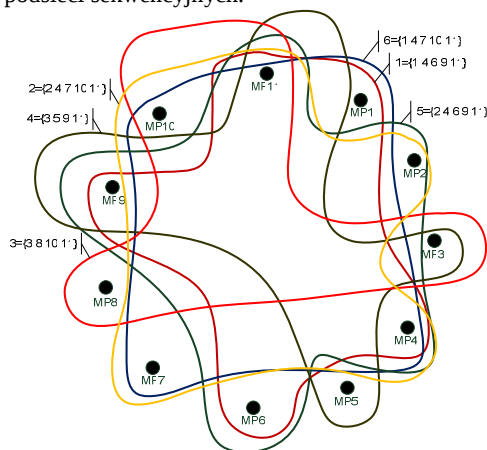
W rozpatrywanym kolorowaniu makromiejsc i tranzycji cechowane są czterema kolorami {c1, c2, c3, c4}. Kolorowanie miejsc i tranzycji sieci spełnia warunki przedstawione w pracach [2, 3, 5, 4, 6, 12]. Obok poszczególnych makromiejsc podano

numery ich miejsc wewnętrznych. Interpretację sieci Petriego pominięto.

3. Hipergrafy współbieżności i niewspółbieżności miejsc sieci Petriego

Hipergraf współbieżności reprezentuje globalne stany systemu dyskretnego opisanego siecią Petriego. Miejsca należące do tego samego stanu globalnego przedstawione są wspólną hiperkrawędzią. Hiperkrawędzie odpowiadają poszczególnym wierzchołkom grafu znakowań sieci. Hipergraf niewspółbieżności, zwany również hipergrafe sekwenyjności (Rys. 2) jest dopełnieniem hipergrafu współbieżności. Jego hiperkrawędzie odpowiadają zbiorom miejsc sieci względem siebie sekwenyjnych, w których tylko jedno z miejsc może być oznakowane.

Istnieją dwa pokrycia sieci tylko czterema hiperkrawędziami: $\{i3, i4, i1, i2\}$, $\{i3, i4, i5, i6\}$. Obydwa pokrycia zawierają hiperkrawędzie zasadnicze $i3$ i $i4$, jako jedynę pokrywającą makromiejsca $MP5$ i $MP8$. Do pokrycia wszystkich miejsc sieci wystarczy tylko podzbiór podsieci sekwenyjnych.



Rys. 4. Hipergraf niewspółbieżności
Fig. 4. Hypergraph of sequences

4. Metoda dekompozycji równoległej

Proponowany sposób badania przestrzeni stanów sieci Petriego, ilustrowany na podstawie makrosieci z rys. 1, jest następujący:

- 1) Na podstawie regułowego, symbolicznego opisu sieci Petriego utwórz grupowy sekwent pułapek.
- 2) Dokonaj redukcji grupowego sekwentu pułapek na pojedyncze znormalizowane sekweny elementarne i usuń ich prawe strony.
- 3) Usuń ze zbioru sekwentów pułapek te sekweny, które nie zawierają symbolu miejsca oznakowanego.
- 4) Na podstawie regułowego, symbolicznego opisu sieci Petriego utwórz grupowy sekwent syfonów.
- 5) Dokonując stopniowo redukcji grupowego sekwentu syfonów na sekweny elementarne usuwaj ich prawe strony. Dla każdego wyznaczonego syfonu zastosuj regułę konsensusu w stosunku do wyznaczonych poprzednio oznakowanych sekwentów pułapek. Jeżeli rozpatrywany sekwent nie zostanie zdominowany, to przejdź do punktu 8.
- 6) Zdominowane sekweny syfonów określają nadmiarowe nakrycie hipergrafu niewspółbieżności hiperkrawędziami reprezentującymi potencjalne podsieci automatów.
- 7) Znaleźć minimalne pokrycia hipergrafu niewspółbieżności.
- 8) Sieć nie jest żywa (nie dotyczy sieci z rys.1).

Po odrzuceniu prawych stron zredukowanych sekwentów i po zostawieniu tylko syfonów które zostały zdominowane przez oznakowane pułapki otrzymano sześć potencjalnych podsieci automatów. Na podstawie punktu piątego algorytmu stwierdza

się, że sieć jest żywa. Do kodowania sieci wybrano pokrycie $\{i3, i4, i1, i2\}$. Podsieciom przypisano kolory, które zostały naniesione na sieć przedstawioną na rysunku 1.

5. Podsumowanie i wnioski

Wyznaczanie podsieci automatów na podstawie uprzednio zbudowanego grafu znakowań osiągalnych z wykorzystaniem metod analizy algebraicznej hipergrafu współbieżności zostało zaproponowane w pracy [9]. Badanie relacji współbieżności opiera się na wyznaczaniu transwersali hipergrafu, uzyskanego przez odwzorowanie wierzchołków grafu znakowań w odpowiednie hiperkrawędzie. Na uwagę zasługuje wielomianowa złożoność obliczeniowa wyznaczania transwersal. Równie dobre rezultaty osiąga się z wykorzystaniem programowania liniowego [11].

Przedstawiona w artykule metoda symboliczna wykorzystująca rachunek Gentzena do analizy hipergrafów ma wiele zalet. Korzysta ona wprost z regułowej formy opisu sieci w zdaniowej lub liniowej logice Gentzena. Można ją łatwo połączyć z badaniami takich własności sieci, jak 1-ograniczoność, żywotność, powracalność [7]. Złożoność obliczeniowa procedury ma charakter wielomianowy. Obliczenia można znacznie usprawnić, dodając do grupowych sekwentów syfonów i pułapek dodatkowe więzy logiczne, związane ze strukturą sieci lub jej interpretacją.

Na uwagę zasługuje możliwość łatwej modyfikacji już zaprojektowanego układu, zakodowanego strukturalnie (modularnie) przedstawionego w języku opisu sprzętu (VHDL), poprzez lokalne uszczegółowienie sposobu jego funkcjonowania. Nie bez znaczenia jest oszczędna układowo, łatwa do wtórnej analizy strukturalnej implementacja w programowanej strukturze logicznej FPGA [5].

Praca naukowa częściowo realizowana w ramach projektu badawczego własnego Nr N N516 513939.

6. Literatura

- [1] Design of embedded control systems, (Red.) Marian Adamski M., Karatkevich A., Węgrzyn M. - New York : Springer, 2005, 267 s.
- [2] Tkacz J., Adamski M.: Projektowanie sekwenyjnych układów cyfrowych z wykorzystaniem logiki sekwentów Gentzena, Przegląd Elektrotechniczny. - 2009, R. 85, nr 7, s. 196-199.
- [3] Adamski M., Węgrzyn M.: Petri nets mapping into reconfigurable logic controllers. Electronics and Telecommunications Quarterly, 2009, Vol. 55, no 2, s. 157-182.
- [4] Biliński, K., Adamski, M., Saul, J.M., and Dagless, E.L. (1994). Petri net based algorithms for parallel controller synthesis. IEE Proceedings, Part E: Computers and Digital Techniques. 141 (6). pp.405-412.
- [5] Adamski M., Tkacz J.: Formal reasoning in logic design of reconfigurable controllers. IFAC Workshop on Programmable Devices and Embedded. PDeS, Brno 2012.
- [6] Wiśniewska, M., Wiśniewski, R., Adamski, M., (2007), Usage of hypergraph theory in decomposition of concurrent automata, MAaM, no. 7, pp. 66-68.
- [7] Karatkevich A.: Dynamic Analysis of Petri Net Based Discrete Systems. LNCIS, vol.356, Springer-vErlag, Berlin 2007.
- [8] Tkacz J., Adamski M.: Wyznaczanie SM - pokrycia bezpiecznej sieci Petriego metodą komputerowego wnioskowania, Pomiary, Automatyka, Kontrola. - 2011, Vol. 57, nr 11, s. 1397-1400.
- [9] Tkacz J.: Projektowanie układów sterowania binarnego wspomaganie automatycznym wnioskowaniem Gentzena, rozprawa doktorska, Zielona Góra 2008.
- [10] Murata T.: Petri Nets: Properties, Analysis and Applications, proceedings of the IEEE, Vol. 77, No. 4, 1989.
- [11] Dylewski R., Adamski M., Jabłoński J.: Zastosowanie programowania liniowego do badania sieci Petriego, Przegląd Elektrotechniczny. - 2011, nr 11, s. 159-163.
- [12] Jensen, K., Kristensen, L.M., and Wells, L. (2007). Coloured Petri nets and CPN tools for modeling and validation of concurrent systems. Int J Softw Tools Technol Transfer, 9, pp. 213-254.